

文獻'1.

⑨日本国特許庁(JP)

⑩特許出願公開

⑪公開特許公報(A) 昭62-159925

⑫Int.Cl.⁴

H 04 B 3/23

識別記号

序内整理番号

⑬公開 昭和62年(1987)7月15日

7323-5K

審査請求 未請求 発明の数 1 (全6頁)

⑭発明の名称 エコー除去装置

⑮特 願 昭61-2454

⑯出 願 昭61(1986)1月9日

⑰発明者 金 政 光 東京都港区芝5丁目33番1号 日本電気株式会社内

⑱出願人 日本電気株式会社 東京都港区芝5丁目33番1号

⑲代理人 弁理士 内原 音

BEST AVAILABLE COPY

明細書

1. 発明の名称 エコー除去装置

2. 発明の詳細な説明

(産業上の利用分野)

本発明は2相反方向ディジタル伝送を実現するためのエコー除去装置に関する。

2. 発明の範囲

2線／4線変換回路の4線側にて送信回路より受信回路へ漏れ込むエコーを除去する際に、送信すべき2個データをAMI符号に変換するためのAMI符号化器と、AMI符号を並進符号化する手段と、並進符号の現在のビットの値と1ビット前を入力とする論理演算手段と、前記並進符号を受方第1のエコーレブリカを生成するための第1の適応フィルタと、前記論理演算出力を受け第2のエコーレブリカを生成するための第2の適応フィルタと、前記第1のエコーレブリカと前記第2のエコーレブリカの和を得るための加算器とそれをなくとも具備し、該加算器の出力を用いて、前記エコーを除去するように構成したことを特徴とするエコー除去装置。

(技術の概要)

ペア線を用いて2相反方向ディジタル伝送を実現するための公知の技術としてエコードキャンセラが知られている(アイイーイー・トランザクションズ・オン・アースティックス・スピーチ・アンド・シグナル・プロセッシング(IEEE TRANSACTIONS ON ACOUSTICS, SPEECH AND SIGNAL PROCESSING)127巻6号、1979年768-781ページ)。エコードキャンセラは、エコードインペルス応答の長さ分のタップ係数を持つ適応(アダプティブ)フィルタを用いて送出データ系列に対応した擬似エコー(エコーレブリカ)を生成することにより、2線／4線変換回路にて動作する。この時、適応フィルタの各タップ係数は、エコーと受信信号が混在した現在



特開昭62-159925(2)

信号からエコーレプリカを差引いた送信信号と送信データとの相異をとることにより逐次修正される。このような逐次フィルタの係数修正すなわち、エコーラインセラーの東京アルゴリズムについては前記参考文献に記載されており、その代表的なものとして、ストキャスティック・イタレーション・アルゴリズム (STOCHASTIC ITERATION ALGORITHM) とサイン・アルゴリズム (SIGN ALGORITHM) が知られている。

エコーラインセラによる 2 電気方向ディジタル伝送では種々の伝送符号の適用が考えられているが、ここではよく知られているAMI (Alternate Mark Inversion) 符号を対象とする。第3 図は、AMI 符号を用いた場合の逐次エコーラインセラの構成を示したものである。入力端子 1 に送信すべき 2 個データが供給され、AMI 符号器 2 に入力される。AMI 符号器 2 では、入力された 2 個データをAMI 符号の符号間に並い、零レベルあるいは正又は負のパルスを発生し、ハイブリッド (2 組 / 4 線交換回路) 3 に供給すると

(3)

フィルタ 5 の出力に含まれているエコー成分は除去されることになる。

(発明が解決しようとする問題点)

ここで、第3 図において逐次フィルタ 1 はトランスペーパル並あるいはメモリ緩和フィルタで実現できるが、そのタップ数は、エコーのパルス応答の長さによって定まり、50~60dB のエコー抑圧度を得るには、タップ数が多く必要とし、ハードウェア規模が大きいという欠點があった。また、AMI 符号器 2 にて発生される正のパルス及び負のパルスは一般に非対称であり残留エコーを所望のレベルに抑圧するのが困難となる。これを解決するために、従来は、タップ係数として、正及び負の送信パルスに対応する 2 段階のメモリを用意しなければならず、ハードウェア規模が大きくなるという欠点があった。

そこで、本発明の目的はハードウェア規模の小さいエコー除去装置を提供することにある。

共に、このパルスの発生に対応して 0 あるいは +1 又は -1 の 3 値信号を逐次フィルタ 1 に供給する。AMI 符号器 2 で発生された零あるいは正又は負のパルスはハイブリッド 3 を介して伝送路 1 4 に送出される。一方、受信信号は伝送路 1 4 及びハイブリッド 3 を介して、低域通過フィルタ 4 に供給される。低域通過フィルタ 4 にて不要な高域成分が除去され後、フィルタ出力は減算器 6 を介して復調器 1 2 に入力される。復調器 1 2 は線形等化、タイミング抽出、識別などの機能を有しており、受信信号は復調された 2 個データとして出力端子 1 3 に授われる。ここで、ハイブリッド 3 におけるインピーダンスの不整合によりAMI 符号器の出力がエコーとして受信回路に流れ込み低域通過フィルタ 3 に入力される。このエコーは、受信信号を復調する際妨害信号となり問題となる。逐次フィルタ 1 5 及び減算器 6 は受信信号の復調に妨害を与えるエコーを除去するために設けられたものであり、逐次フィルタ 1 5 にて、逐次的にエコーレプリカを生成することにより低域通過フ

(4)

(問題点を解決するための手段)

本発明は 2 線 / 4 線交換回路の 4 線側にて送信回路より受信回路へ流れ込むエコーを除去する際に、送信すべき 2 個データをAMI 符号に変換するためのAMI 符号化器と該 2 個データを逐次符号化する手段と、該逐次符号の現在のビットの値と 1 ビット前の入力とする加算演算手段と、前記逐次符号を受け第 1 のエコーレプリカを発生するための第 1 の逐次フィルタと、前記逐次符号の出力を受け第 2 のエコーレプリカを発生するための第 2 の逐次フィルタと、前記第 1 のエコーレプリカと前記第 2 のエコーレプリカの和を得るために加算器とを少なくとも 1 個とし、該加算器の出力を用いて、前記エコーを除去するように構成したことを特徴とする。

(作用)

本発明のエコー除去装置は、AMI 符号化によりパルスの送出を行なうに對し、この送出パルスに起因するエコーを次のように 2 個の逐次フィ

(5)

特開昭62-159925(3)

ルタを用いて除去する。第1の適応フィルタは正負ペルスの対称成分に起因するエコーを除去する役目を担っており、第2個データを差動符号化することにより、AMI符号化をダイバ尔斯符号化として等価的にみなし、フィルタを動作させる。また、第2の適応フィルタは、正負ペルスの非対称成分に起因するエコーを除去する役目を担っており、前記差動符号の1ビット前の値と、現在の値の不足値との論理積を入力として、フィルタを動作させる。従って、AMI符号化データを入力とし、各タップ係数に対し正及び負のペルスに対応する2種類のメモリを用意する従来の方法に比べて、本発明の第1及び第2の適応フィルタのタップ数は共に小さくすることができます。各タップ係数は1種類のメモリですから、全体のハードウェア規模を縮少することが可能となる。

(実施例)

次に図面を参照して本発明について詳細に説明する。

17

データを参照して第1回の動作を詳細に説明する。

第2回(a)は、第1回の入力電子子1に供給される第2個データを示す。横軸は時間的でありデータ周期はT秒とする。前記2個データを受けAMI符号に変換する第1回のAMI符号器の出力波形を第2回(b)に示す。第2回(c)と(d)を比較すれば明らかである。入力された2個データが“0”の時は零レベルを、“1”の時は正のペルス又は負のペルスを交互に出力している。次に第2回(e)は、第1回の差動符号化回路16の出力として適応フィルタ3に供給されている差動符号を示す。差動符号化回路16では、第2個データと、T秒の差動符号とのモジュロ2の演算をモジュロ2演算電子17で実行し、差動符号を出力する。従って、モジュロ2演算電子17の出力である差動符号は第2回(f)に示すようになる。

ところで、伝送局符号として用いられるダイバ尔斯符号とは、2個データが“0”的時は零レベルを、“1”的ときは2データ周期に亘って、正

負のペルスの対称成分に起因するエコーを除去する役目を担っており、第2個データを差動符号化することにより、AMI符号化をダイバ尔斯符号化として等価的にみなし、フィルタを動作させる。また、第2の適応フィルタは、正負ペルスの非対称成分に起因するエコーを除去する役目を担っており、前記差動符号の1ビット前の値と、現在の値の不足値との論理積を入力として、フィルタを動作させる。従って、AMI符号化データを入力とし、各タップ係数に対し正及び負のペルスに対応する2種類のメモリを用意する従来の方法に比べて、本発明の第1及び第2の適応フィルタのタップ数は共に小さくすることができます。各タップ係数は1種類のメモリですから、全体のハードウェア規模を縮少することが可能となる。

(8)

す最初のデータ周期には正のペルスを、次のデータ周期には負のペルスを出力する。従って、“1”が連続する場合には、正のペルスと負のペルスが打ち消し合い零レベルを出力することになる。そこで第2回(f)に示す差動符号を入力とし、ダイバ尔斯符号化を行なった時の出力波形を(g)に示す。第2回(g)に付いて記述ど示した部分は、前述の“1”が連続する場合に相当し正のペルスと負のペルスが打ち消し合い零レベルとなることを示す。第2回(h)及び(i)は全く同一の波形となることがわかる。従って2個データをAMI符号化した出力波形と、第2個データを差動符号化した差動符号入力し、ダイバ尔斯符号化した出力波形とは、正のペルスと負のペルスが完全に対称であるという条件の下で同一の符号化であると見なすことができる。しかしながら現実の回路では正のペルスと負のペルスが完全に対称となる条件を満足するのは非常に困難であり、特に回路のLSI化を考えると通常より相対的非対称成分が存在する。この時、正負ペルスの非対称成分に起因して残存エコーが増大

(9)

—137—

(10)

特開昭62-159925(4)

し問題となるが、本発明では次のようにこの問題を解決する。正負のパルスが非対称をAMI符号化出力波形を第2図(4)に示す。波形(4)を、正負ペルスが対称を成分をもつ波形(4)と正負ペルスの非対称成分をもつ波形(4)に分離して考える。第3回では負のペルスが正のペルスに比べてペルスの高さが若干低い例を示している。波形(4)と(4)を加算すれば波形(4)が得られる。そこで、正負ペルスが対称の成分をもつ波形間に起因するエコーを除去するための適応フィルタと正負ペルスの非対称成分をもつ波形間に起因するエコーを除去するための別の適応フィルタを用いて、エコーを除去するように構成した点が本発明の特徴である。第1回に示す適応フィルタ9が前者の、適応フィルタ10が後者の役目を担っている。適応フィルタ9には、セジュロ2演算素子17の出力である差動符号が供給されている。この差動符号は第2回目に示すように“0”又は“1”的2値データであるから適応フィルタ9はペルスの属性を区別することなくフィルタ動作を行なう。また、適応フィ

(11)

バーチャル座標あるいはアイイーイーイー トランザクション オン コミュニケーションズ(IEEE TRANSACTIONS ON COMMUNICATIONS) 29巻11号、1981年 1573~1581ページに記載されているメモリ層を用いて実現することができる。トランスマッピング層ではタップ毎に個数メモリを有するのにに対し、メモリ層では各タップ出力がRAM(Random Access Memory)のアドレスに入力される。使ってタップ個数をNとすると、前者では基本的にN個のメモリが必要となるのにに対し、後者では2^N個のメモリを要する。ここで従来例を示す第2回の適応フィルタ15を考えると送出される正負のペルスが非対称である時トランスマッピング層では個数として正のペルスに対応するメモリと、負のペルスに対応する2種類のメモリが必要となり、メモリの容量は2倍即ち2^N個必要となる。また、メモリ層でも正負ペルスを区別するために、その容量は2倍即ち2^N個必要となる。これに対し本発明の一実施例を示す第1回の適応フィルタ9及び10はトラン

ルタ10には、アンド素子19の出力が供給されている。アンド素子19には、セジュロ2素子17の出力である差動符号がインバータ20を介して入力されると共に、該差動符号がT秒(Tはデータ周期)だけ遅延されて入力されており、両者の論理積が出力される。第2回(4)は第1回のアンド素子19の出力データを示したものであり。波形(4)に示す正負ペルスの非対称成分の有無に対応しており、非対称成分の存在する時には“1”、存在しない時には“0”となっている。使って、適応フィルタ10はペルスの非対称成分に起因するエコーを除去するように動作することになる。適応フィルタ9及び10の出力は加算器11により加算されるから、加算器11の出力には、正負ペルスがたとえ非対称であっても、これに対応したエコーレブリカが得られることになる。

次に、本発明の第1回の適応フィルタ9及び10について、従来例の第2回の適応フィルタ15と比較しながら評価に説明する。これらの適応フィルタは前述の参考文献に記載されているトランス

(12)

スペーサル層で実現されようが、メモリ層で実現されようが、送出される正負のペルスが非対称であっても共にメモリ容量は2倍にする必要はない。使って、タップ数が同一であり、適応フィルタとして同一の層を対象とすれば第3回の適応フィルタ15のメモリ容量と、第1回の適応フィルタ9と10を合計したメモリ容量とは等しい。ところが、適応フィルタ9及び10の各々のタップ数は第3回の適応フィルタ15に比べて以下の理由で小さい。差動符号を受け動作する第1回の適応フィルタ9は、エコーをダイバルス符号として除去するのにに対し、第3回の適応フィルタ15はAMI符号として除去する。ここでダイバルス符号では正のペルスと負のペルスが必ず組合せて送出されるので、エコードペルス応答の長さがAMI符号に比べて短くなることか明らかである。使って第3回の適応フィルタ15のタップ数に比べて、第1回の適応フィルタ9のタップ数は小さくすむ。また、第1回の適応フィルタ10は、ペルスの非対称成分に起因するエコーを除去すればよい

(13)

—138—

(14)

特開昭62-159925(5)

から第2回目に示すように、ペルスの非対称成分のレベルは、AM1符号のペルスのレベルに比べて、非常に小さいことは明らかである。従ってペルスの非対称成分に起因するエコーの応答の長さは、AM1符号のペルス応答に比べて大幅に短くなる。それ故、第3回の適応フィルタ15のタップ数に比べて第1回の適応フィルタ100タップ数は大幅に小さくなります。以上述べたように2つの理由により第3回に示す適応フィルタ15のノモリ容量に比べて第1回の適応フィルタ9と10を合計したメモリ容量は、小さくなるからハイドウェア規模を従来に比べて縮少することが可能となる。これは、適応フィルタがトランスペーパル端であっても、メモリ端であっても有効である。

なお、本発明の実施例を示す第1回では適応フィルタ9及び10は、アナログ回路で構成されることを想定しているが、もちろん両者をデジタル回路で構成することも可能である。この時、加算器11はデジタル加算器に変換すると共に加算器11と算算器5との間にデジタル・アナロ

グ変換器を、また、算算器5の出力信号を通応フィルタ9及び10に供給する際、ディジタル信号に変換するためのアナログ・ディジタル変換器を付加する必要がある。また別の構成として、低域通過フィルタ4と算算器5との間にアナログ・デジタル変換器を付加し、適応フィルタ9及び10・加算器11・算算器5及び復調器12をすべてデジタル回路に置換えることも可能である。

さらに、第1回の実施例では及び第2回のタイミングチャートでは、正のペルスを簡単にして正負ペルスの対称成分及び非対称成分を考えていた。即ち、第2回の波形[1]において、正のペルスを簡単にして、波形[6]は対称成分を波形[4]は非対称成分を示していた。しかしながら、波形[6]に対し、負のペルスのレベルを簡単にして本発明を適用することはもちろん可能であり、この時、波形[6]の正負ペルスのレベルは、波形[4]の負のペルスのレベルに等しくすることになる。また、波形[4]は、波形[4]が正のペルスとなる時間区間のみ波形[6]の正と負のペルスの先のレベルを持つ負のペルスが

(15)

存在することになる。従って波形[4]に対応する波形[6]が“0”から“1”に変化するビットを“1”に値を“0”とする必要がある。この時、第1回において、インパート20は逆算子18とアンド算子19の間に挿入するよう移動すれば良い。

(発明の効果)

以上詳細に述べたように本発明によれば、AM1符号化されたペルスのエコーを除去するための適応フィルタのタップ数が小さくすむので、ハイドウェア規模を縮少することが可能となる。また本発明によれば、送出ペルスの正負非対称成分に起因するエコーも除去することができる。

4. 図面の簡単な説明

第1回は本発明の一実施例を示すブロック図。第2回は、第1回の動作動作を説明するためのタイミングチャート。第3回は実例を示すブロック図である。

(16)

图について

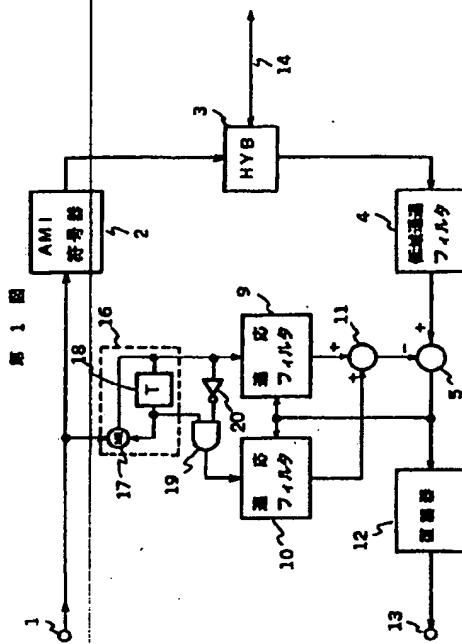
1は入力端子、2はAM1符号器、3はハイブリッド、4は低域通過フィルタ、5は算算器、9、10及び15は適応フィルタ、11は加算器、12は復調器、13は出力端子、14は2段送信路、16は差動符号化回路、17はモジュロ2演算器、18は逆算子、19はアンド算子、20はインパートをそれぞれ示す。

代理人 法士 内原

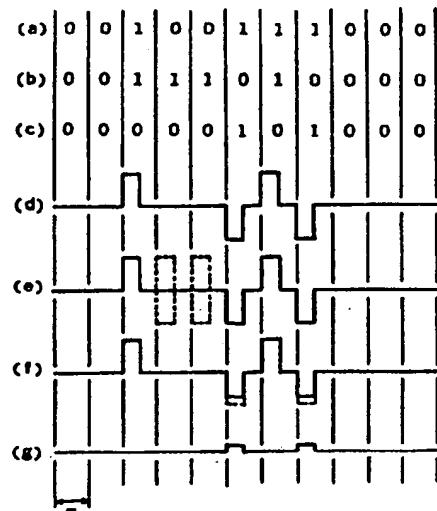
(17)

(18)

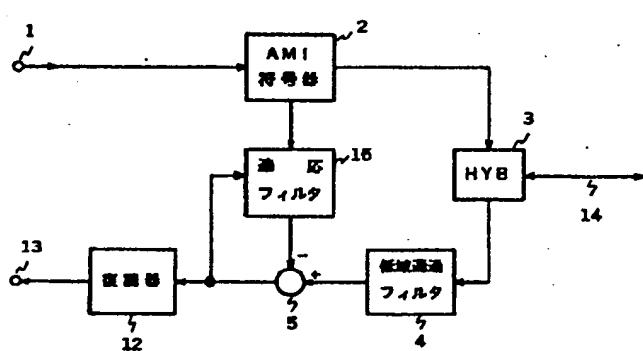
特開昭62-159925(6)



第2図



第3図





o^i me=

i Åbäêçó=q ê~åëä~í áçå=

çj m^kv=

April 19, 2005

Re: 7037-102629

To Whom It May Concern:

This is to certify that a professional translator on our staff who is skilled in the Japanese language translated the enclosed Japanese Kokai Patent Application No. Sho 62(1987)-159925 from Japanese into English.

We certify that the attached English translation conforms essentially to the original Japanese language.

Kim Vitray
Operations Manager

Subscribed and sworn to before me this 19th day of April, 2005.

Tina Wueffling
Notary Public

bu^bi i bk^bt fqe =pbkpb= c=rodb k^v@=

VNM-t Eri >1 BE
~181aa H En-s=TUTMN=

www.mcelroytranslation.com



BRNDF-QTQJSTR P=
NUUMMJRPNUVTT =
c^u=ERNDF-QTQJQ RVN=

Japanese Kokai Patent Application No. Sho 62[1987]-159925

Job No.: 7037-102529

Translated from Japanese by the Ralph McElroy Translation Company
910 West Avenue, Austin, Texas 78701 USA

Ref.: JP62159925A

JAPANESE PATENT OFFICE
PATENT JOURNAL (A)
KOKAI PATENT APPLICATION NO. SHO 62[1987]-159925

Int. Cl.⁴: H 04 B 3/23
Sequence No. for Office Use: 7323-5K
Filing No.: Sho 61[1986]-2454
Filing Date: January 9, 1986
Publication Date: July 15, 1987
No. of Inventions: 1 (Total of 6 pages)
Examination Request: Not filed

ECHO REMOVING DEVICE

Inventor: Akira Kanemasa
NEC Corp.
5-33-1 Shiba, Minato-ku, Tokyo
Applicant: NEC Corp.
5-33-1 Shiba, Minato-ku, Tokyo
Agent: Susumu Uchihara, patent attorney

[There are no amendments to this patent.]

Claim

A type of echo removing device characterized by the following facts: the echo removing device has at least the following parts: an AMI encoder for converting binary data to be transmitted to AMI codes when echo leaked from a transmitting circuit to a receiving circuit on the 4-line side of a 2-line/4-line converter, a means for differential encoding said binary data, a logic operation means that takes the values of the present bit of said differential code and 1 bit before it as input, a first adaptive filter for receiving said differential code and generating a first echo replica, a second adaptive filter for receiving said logic operation output and generating a

second echo replica; and an adder for obtaining the sum of said first echo replica and said second echo replica; and the output of the adder is used to remove said echo.

Detailed explanation of the invention

Industrial application field

The present invention pertains to a type of echo removing device for realizing 2-line bidirectional digital transmission.

Prior art

In the prior art, there is an echo canceller for realizing 2-line bidirectional digital transmission using a line pair (IEEE Transactions on Acoustics, Speech and Signal Processing, Vol. 27, No. 6, pp. 768-781, 1979). In the echo canceller, an adaptive filter having tap coefficients with a length of the impulse response of the echo is used to generate a pseudo echo (echo replica) corresponding to the sent data series, and it works with a 2-line/4-line converter. In this case, each tap coefficient is successively corrected while a correlation is made between the transmission signal and the difference signal obtained by subtracting the echo replica from the mixed signal of the echo and reception signal. A scheme for correcting coefficients of the adaptive filter, that is, the convergence algorithm of the echo canceller, is described in said reference. Typical types include a stochastic iteration algorithm and a sign algorithm.

It is believed that various transmission line codes may be adopted in 2-line bidirectional digital transmission using an echo canceller. Here, the well known AMI (Alternate Mark Inversion) code is taken as the object. Figure 3 is a diagram illustrating the constitution of a conventional echo canceller when AMI code is used. In this case, the binary data to be transmitted are fed to input terminal (1), and are input to AMI encoder (2). In AMI encoder (2), for the input binary data, according to the encoding rule of the AMI code, a zero-level or positive or negative pulse is generated and is sent to hybrid (2-line/4-line converter) (3), and, simultaneously, corresponding to generation of this pulse, a 3-value code (0 or +1 or -1) is fed to adaptive filter (15). The zero, positive or negative pulse generated in AMI encoder (2) is sent via hybrid (3) to transmission line (14). On the other hand, the reception signal is fed via transmission line (14) and hybrid (3) to low-pass filter (4). After an undesired high-frequency component is removed by low-pass filter (4), the filter output is input via subtractor (5) to demodulator (12). Demodulator (12) has the functions of line equalization, timing extraction, identification, etc., and it demodulates the received signal to binary data that appear at output terminal (13). Here, due to mismatch of impedance in hybrid (3), the output of the AMI encoder leaks as an echo to the receiving circuit, and it is input to low-pass filter (3). This echo becomes an impeding signal when the received signal is demodulated, and this is undesirable. Adaptive

filter (15) and subtractor (5) are set for removing echo that impedes the demodulation of the received signal. With adaptive filter (15), an adaptive echo replica is generated, so that the echo component contained in the output of low-pass filter (5) is removed.

Problems to be solved by the invention

Here, adaptive filter (15) shown in Figure 3 may be realized as transversal type or memory type filter. The tap number is determined corresponding to the length of the pulse response of the echo. In order to realize an echo suppression degree of 50-60 dB, a large tap number is needed. As a result, the size of the hardware is increased, and this is undesirable. Also, for AMI encoder (2), the positive pulse and negative pulse generated in it are usually not the object, so it is difficult to suppress the residual echo to the desired level. In order to solve this problem, in the prior art, as the tap coefficients, it is necessary to prepare two types of memories corresponding to the positive and negative output pulses, respectively. As a result, the hardware size is increased, and this is undesirable.

The objective of the present invention is to provide an echo removing device of small hardware size.

Means to solve the problems

The present invention provides a type of echo removing device characterized by the following facts: the echo removing device has at least the following parts: an AMI encoder for converting binary data to be transmitted to AMI codes when echo leaked from the transmitting circuit to the receiving circuit on the 4-line side of a 2-line/4-line converter, a means for differential encoding said binary data, a logic operation means that takes the values of the present bit of said differential code and 1 bit before it as input, a first adaptive filter for receiving said differential code and generating a first echo replica, a second adaptive filter for receiving said logic operation output and generating a second echo replica, and an adder for obtaining the sum of said first echo replica and said second echo replica; and the output of the adder is used to remove said echo.

Operation of the invention

For the echo removing device of the present invention, while pulses are output by means of AMI encoding, the echo generated due to the output pulses is removed with the following two types of adaptive filters. The purpose of the first adaptive filter is to remove the echo due to the symmetric component of the positive and negative pulses. By means of differential encoding of the original binary data, the AMI encoding may be taken as equivalent to di-pulse encoding, when the filter works. On the other hand, the second adaptive filter acts to remove the echo

caused by the asymmetric component of the positive and negative pulses. The filter works with AND of the value of the 1-bit-preceding differential code and NOR of the current value input to it. Consequently, compared with the prior art in which the AMI encoding data are input and two types of memories are prepared corresponding to the positive and negative pulses for the various tap coefficients, both the first and second adaptive filters of the present invention have smaller tap numbers. Also, the various tap coefficients require only one type of memory, so that the overall hardware size can be reduced.

Application examples

In the following, the present invention will be explained in more detail with reference to figures.

Figure 1 is a block diagram illustrating an application example of the present invention. In this figure, the functional blocks represented by the same part numbers as those in Figure 3 have the same functions as those in Figure 3. The constitution shown in Figure 1 differs from that of Figure 3 in that adaptive filter (15) shown in Figure 3 for generating the echo replica is replaced by two adaptive filters, that is, first adaptive filter (9) and second adaptive filter (10), shown in Figure 1. In company with this feature, the following parts are added: differential encoder (16) consisting of modulo-2 operating element (17) and delay element (18) that delays T sec (where T represents the data period), AND element (19) and inverter (20) for receiving the output of differential encoder (16) and generating an input to second adaptive filter (10), and adder (11) for adding the outputs of adaptive filters (9) and (10) to ± 5 . Original binary data fed from input terminal (1) are input to differential encoder (16). In addition, while the output signal of subtractor (5) is fed to demodulator (12), it is fed back to adaptive filters (9) and (10) for use in refreshing the tap coefficients of the adaptive filters, respectively. In the following, explanation will be provided for the operation of Figure 1 with reference to the timing chart shown in Figure 2.

Figure 2(a) shows the original binary data fed to input terminal (1) shown in Figure 1. The abscissa represents time, and the data period is T sec. Figure 2(d) shows the output waveform of the AMI encoder shown in Figure 1 that receives said binary data and converts them to the AMI code. As can be seen by comparing Figures 2(a) and (d), when an input binary datum is "0", zero level is output, and, when an input binary datum is "1," a positive pulse or negative pulse is output alternately. Figure 2(b) shows differential code fed as output from differential encoder (16) shown in Figure 1 to adaptive filter (9). In differential encoder (16), the modulo-2 operation between the original binary data and the differential code of T sec is executed by modulo-2 operation element (17), and a differential code is output. Consequently,

the differential code as output of modulo-2 operating element (17) becomes as shown in Figure 2(b).

However, as the di-pulse code used as the transmission line code, when the binary datum is "0", it is on the zero level, and, when the binary datum is "1," it transits to 2-data periods, with the initial period a positive pulse, and the succeeding data process a negative pulse for output. Consequently, when "1" comes continuously, the positive pulse and negative pulse cancel each other, and a zero-level is output. (e) shows the output waveform when di-pulse encoding is performed with the differential code shown in Figure 2(b) taken as input. In Figure 2(e), the portion indicated by the wavy line shows the case when the positive pulse and negative pulse cancel each other to give a zero level when said "1" comes continuously. It can be seen that Figures 2(d) and (e) have the same waveform. Consequently, one may take the output waveform obtained by AMI encoding of the binary data and the output waveform obtained by di-pulse encoding of the differential code input obtained by differential encoding said binary data as with the same encoding under the condition that the positive pulses and negative pulses are in perfect symmetry with respect to each other. However, in an actual circuit, it is extremely difficult to meet the condition of perfect symmetry. Especially, in consideration of the LSI form of circuit, usually, an asymmetric component of about 5% exists. In this case, the residual echo caused by the asymmetric component of the positive and negative pulses increases, and this is undesirable. The present invention solves this problem with the following scheme. Figure 2(f) shows the AMI encoding output waveform with positive and negative pulses asymmetric to each other. One may take waveform (f) as divided into waveform (e) having positive and negative pulses symmetric to each other and waveform (g) having asymmetric components of the positive and negative pulses. Figure 2 shows an example in which the pulse height of the negative pulses is a little smaller than that of the positive pulses. When waveforms (e) and (g) are added, one obtains waveform (f). Here, as a characteristic feature of the present invention, echo is removed by means of an adaptive filter for removing the echo caused by waveform (e) having symmetric components of positive and negative pulses, and another adaptive filter for removing the echo caused by waveform (g) having asymmetric components of positive and negative pulses. Adaptive filter (9) shown in Figure 1 is the former type of adaptive filter, while adaptive filter (10) plays the function of the latter type. The differential code as output of modulo-2 operation element (17) is sent to adaptive filter (9). Because this differential code is a binary datum of "0" or "1" as shown in Figure 2(b), adaptive filter (9) performs a filtering operation without distinguishing the polarity of the pulses. On the other hand, the output of AND element (19) is sent to adaptive filter (10). For AND element (19), while the differential code as output of modulo-2 operation element (17) is input via inverter (20) to it, the differential code is delayed by T sec (T is the data period) and then input. AND of the two signals is output. Figure 2(c) illustrates the output data of

AND element (19) shown in Figure 1, and they correspond to yes/no of the asymmetric component of the positive and negative pulses shown in waveform (g). "1" is obtained when an asymmetric component is present, and "0" when an asymmetric component is absent. Consequently, adaptive filter (10) works to remove the echo caused by the asymmetric component of the pulses. The outputs of adaptive filters (9) and (10) are added by adder (11). In the output of adder (11), even if the positive and negative pulses are asymmetric, it is still possible to obtain an echo replica corresponding to them.

In the following, explanation will be provided in detail for adaptive filters (9) and (10) shown in Figure 1 as compared with adaptive filter (15) in the prior art shown in Figure 3. These adaptive filters may be formed in the transversal type described in the aforementioned reference, or the memory type described in the following reference: IEEE Transactions on Communications, Vol. 29, No. 11, pp. 1573-1581, 1981. As opposed to the transversal type in which there is a coefficient memory for each tap, the memory type inputs the output of each tap to the address of a RAM (Random Access Memory). Consequently, if the tap coefficient is N, in the former, basically N memories are needed. For the later, 2^N memories are needed. Here, for adaptive filter (15) of the prior art shown in Figure 3, when the positive and negative pulses are asymmetric to each other, for the transversal type, a memory corresponding to the positive pulses and two memories corresponding to the negative pulses are needed as the coefficients, and the capacity of the memory is doubled, that is, 2^N pieces should be present. For the memory type, in order to distinguish between the positive and negative pulses, the capacity should be doubled, that is, there should be 2^N pieces. On the other hand, for adaptive filters (9) and (10) shown in Figure 1 in an application example of the present invention, they may be realized either as transversal or memory types, yet there is no need to double the memory capacity even when the output positive and negative pulses are asymmetric. Consequently, if the tap number is the same and the adaptive filters are of the same type with respect to symmetry, the memory capacity of adaptive filter (15) shown in Figure 3 is equal to the sum of the memory capacities of adaptive filters (9) and (10) shown in Figure 1. However, for the following reasons, the tap number of each of adaptive filters (9) and (10) is smaller than that of adaptive filter (15) shown in Figure 3. In the operation of reception of the differential code, adaptive filter (9) shown in Figure 1 removes the echo as a di-pulse signal. Adaptive filter (15) shown in Figure 3 removes [the echo] as AMI code. Here, because the di-pulse code is sent out as a combination of positive and negative pulses, it is clear that the length of pulse response of the echo becomes shorter than for the AMI code. Consequently, the tap number of adaptive filter (15) shown in Figure 3 is larger than that of adaptive filter (9) shown in Figure 1. Also, for adaptive filter (10) shown in Figure 1, because it is only needed to remove the echo caused by the asymmetric component of pulses, as shown in Figure 2(g), the level of the asymmetric component of pulses is much lower than that of the

pulses of the AMI code. Consequently, the length of response of the echo due to the asymmetric component of pulses is much shorter than that of the pulse response of the AMI code. Consequently, the tap number of adaptive filter (15) shown in Figure 3 is significantly larger than that of adaptive filter (10) shown in Figure 1. For the two reasons described above, the sum memory capacity of adaptive filters (9) and (10) shown in Figure 1 is smaller than the memory capacity of adaptive filter (15) shown in Figure 3. Consequently, the hardware size can be less than that in the prior art. This is effective for both transversal and memory type adaptive filters.

Adaptive filters (9) and (10) shown in Figure 1 indicating an application example of the present invention are assumed to be composed of analog circuits. However, both may also be digital circuits. In this case, adder (11) should be changed to a digital adder, and, at the same time, a D/A converter must be placed between adder (11) and subtractor (5), and, when the output signal of subtractor (5) is fed back to adaptive filters (9) and (10), an A/D converter is required to convert to a digital signal. Also, as yet another constitution, one may adopt the following scheme: an A/D converter is added to between low-pass filter (4) and subtractor (5), and all of adaptive filters (9) and (10), adder (11), subtractor (5) and demodulator (12) are replaced by digital circuits.

In addition, in the application example shown in Figure 1 and in the timing chart shown in Figure 2, the symmetric component and asymmetric component of positive and negative pulses were considered with reference to the positive pulses. In waveform (f) shown in Figure 2, with the positive pulses taken as reference, waveform (e) shows the symmetric component, and waveform (g) shows the asymmetric component. However, for waveform (f), it is also possible to apply the present invention with reference to the level of the negative pulses. In this case, the level of the positive and negative pulses of waveform (e) is equal to the level of the negative pulses of waveform (f). Also, for waveform (g), only in the time interval where waveform (e) consists of positive pulses, do negative pulses exist at a level of the difference between the positive and negative pulses of waveform (e). Consequently, for (c) corresponding to waveform (g), it is necessary to set the bit that changes from "0" to "1" at "1", and to set the others at "0". In this case, as shown in Figure 1, a move can be made so that inverter (20) is inserted between delay element (18) and AND element (19).

Effect of the invention

As explained in detail above, according to the present invention, it is possible to have a smaller tap number for the adaptive filter for removing the echo of AMI encoded pulses. Consequently, it is possible to reduce the hardware size. Also, according to the present invention, it is possible to remove the echo caused by the positive and negative asymmetric components of the output pulses.

Brief description of the figures

Figure 1 is a block diagram illustrating an application example of the present invention.

Figure 2 is a timing chart illustrating the circuit operation of Figure 1. Figure 3 is a block diagram illustrating the prior art.

- 1 Input terminal
- 2 AMI encoder
- 3 Hybrid
- 4 Low-pass filter
- 5 Subtractor
- 9, 10, 15 Adaptive filter
- 11 Adder
- 12 Demodulator
- 13 Output terminal
- 14 2-line transmission line
- 16 Differential encoder
- 17 Modulo-2 operating element
- 18 Delay element
- 19 AND element
- 20 Inverter

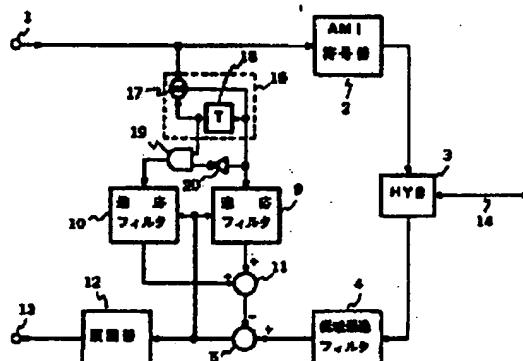


Figure 1

- Key:
- 2 AMI encoder
 - 4 Low-pass filter
 - 9, 10 Adaptive filter
 - 12 Demodulator

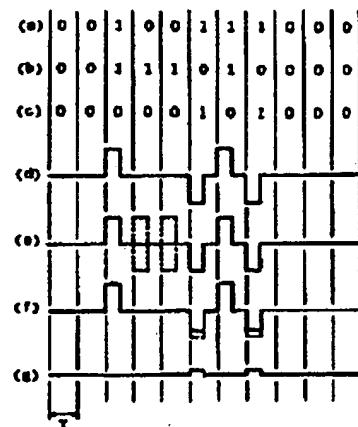


Figure 2

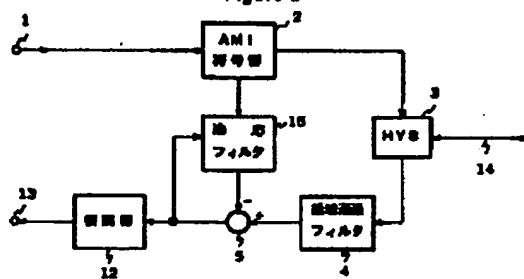


Figure 3

Key: 2

AMI encoder

Low-pass filter

Demodulator

Adaptive filter

4

12

15

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.